



**Europäisches Patentamt
European Patent Office
Office européen des brevets**

⑪ Veröffentlichungsnummer:

0010570
A2

12

EUROPÄISCHE PATENTANMELDUNG

21 Anmeldenummer: 79192157.9

⑤ Int. Cl. 3: G 06 F 3/04, G 06 F 15/16

22 Anmeldetag: 28.06.79

30 Priorität: 30-10-78 HS 955562

⑦1 Anmelder: International Business Machines Corporation, Armonk, N.Y. 10504 (USA)

④ Veröffentlichungstag der Anmeldung: 14.05.80
Patentblatt 80/10

(72) Erfinder: Freeland, Joseph Watkins, 8607 Jackson Ave., Manassas Va. 22110 (US)
Erfinder: Gaffney, Jr., John Elmer, 9107 Friars Rd., Bethesda Md. 20034 (US)
Erfinder: Isert, Irwin Leonard, 11807 Foxclove Rd., Reston Va. 22091 (US)

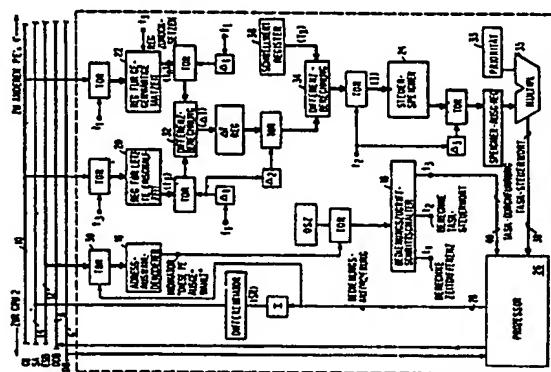
84 Benannte Vertragsstaaten: DE FR GB

74 Vertreter: Teufel, Fritz, Dipl.-Phys., Schönaicher
Strasse 220, D-7030 Böblingen (DE)

54 Verfahren und Einrichtung zur selbstadaptiven Steuerung der Arbeitslast einer Datenverarbeitungsanlage.

57 Bei einem Verfahren zur selbst-adaptiven Steuerung der Arbeitslast einer Datenverarbeitungsanlage erfolgt die Beanspruchung von Betriebsmitteln, z. B. der zentralen Verarbeitungseinheit (CPU 2), durch die einzelnen zyklisch sequentiell aufgerufenen und jeweils aus mehreren Einzelschritten bestehenden Prozesse so, daß jeder Prozeß abhängig vom aktuellen Belastungsgrad des Betriebsmittels mehr oder weniger Einzelschritte anfordert. Bei einem Prozeß kann es sich beispielsweise um ein Anwendungsprogramm in einem Multiprogrammiersystem handeln oder um ein Programm, das in einer von mehreren Verarbeitungseinheiten eines Verbundsystems läuft. Jeder Prozeß stellt die Zeit fest, die zwischen zwei aufeinanderfolgenden Aufrufen dieses Prozesses liegt und vergleicht sie mit einem vorgegebenen, einstellbaren Schwellwert (T_1). Bei Überschreiten des Schwellwerts durch zu hohe Belastung des Betriebsmittels reduziert der Prozeß darauf die Anzahl der angeforderten Einzelschritte. In einer Einrichtung zur Durchführung des Verfahrens in einem Verbundsystem mit mehreren Verarbeitungseinheiten enthält jede Einheit (20, 22) Register zum Speichern der Zeit des vorhergehenden und des aktuellen Aufrufs, deren Differenz in einer Vergleichsschaltung (34) mit einem ebenfalls gespeicherten Schwellwert (T , im Register 36) verglichen wird. In Abhängigkeit vom Vergleichsergebnis wird ein

Steuerspeicher (24) adressiert, der für jede der festgestellten Bedingungen eine bestimmte Anzahl von anzufordern den Einzelschritten spezifiziert. Die Priorität der verschiedenen Verarbeitungseinrichtungen kann durch Multiplikation (in Einheit 35) der ausgelesenen Zahl von Einzelschritten mit einer von der Priorität abhängigen Konstanten berücksichtigt werden.



EP 0010570 A2

Verfahren und Einrichtung zur selbst-adaptiven Steuerung der Arbeitslast einer Datenverarbeitungsanlage

Die Erfindung betrifft ein Verfahren zur selbst-adaptiven Steuerung der Arbeitslast einer Datenverarbeitungsanlage nach dem Oberbegriff des Hauptanspruchs und eine Einrichtung für die Durchführung des Verfahrens.

5

Bisher sind in der Technik Verbundsysteme bekannt, die aus einer zentralen Verarbeitungseinheit (CPU) und mehreren daran angeschlossenen peripheren Verarbeitungseinheiten (PE) bestehen; jede dieser PE ist dabei mit der CPU über eine Datenübertragungsbahn verbunden, z. B. über eine einzelne Datenverbindung zwischen jeder PE und der CPU oder auch über eine gemeinsame Sammelleitung, die die CPU mit allen PE's verbindet. Bei solchen Verbundkonfigurationen führen die PE's einfache sich wiederholende Berechnungen aus und sammeln deren Ergebnisse zur periodischen Übertragung an die CPU, wo komplexere Berechnungen ausgeführt werden. Da jede der verteilt im Verbund aufgestellten PE im Wettbewerb um einen Bearbeitungszeitabschnitt der CPU steht, wurden in der bisherigen Technik Bearbeitungsabschnitte der CPU jeder PE auf verschiedene Weise zugeordnet. Jede PE wurde beispielsweise einfach sequentiell aufgerufen und somit jeder PE gleiche Beträge der CPU-Bearbeitungsabschnitte zugeordnet, um die komplexeren Berechnungen auszuführen.

Für diejenigen PE's, die jedoch weniger Bearbeitung brauchen als andere, stellt dieses einfache sequentielle Aufrufen eine Vergeudung von CPU-Zeit dar. Andere bisher übliche Techniken ordnen ausgewählten PE's relative Prioritäten zu, so daß einige mehr Zeit von der CPU verlangen können als andere PE's. Ein Nachteil dieses Prinzips besteht darin, daß bei übermäßiger Belastung der CPU die PE's mit höherer Priorität die Zeit der CPU monopolisieren können, so daß die PE's mit niedrigerer Priorität unangemessen wenig bedient werden.

Eine ähnliche Situation entsteht mit der herkömmlichen Technik bei der Multiprogrammierung, wo mehrere Anwendungsprogramme von einer einzigen CPU bedient werden.

5 Die Aufgabe der vorliegenden Erfindung besteht daher in der Schaffung einer Einrichtung und eines Verfahrens zur verbesserten Laststeuerung für Verbundsysteme, durch die peripheren Verarbeitungseinheiten mit relativ niedriger Priorität auch bei hoher Überlastung der zentralen Verarbeitungseinheit bedient werden. Außerdem soll durch die Erfindung ein verbessertes Verfahren zur Laststeuerung bei Multiprogrammierung geschaffen werden, um mehrere Anwendungsprogramme verarbeiten zu können und so die Belastung einer CPU während der Spitzenlastzeiten zu reduzieren, wobei auch die Anwendungsprogramme mit niedrigerer Priorität bedient werden.

Diese Aufgabe wird durch die Hauptanspruch gekennzeichnete Erfindung gelöst; Ausgestaltungen der Erfindung sind in den Unteransprüchen gekennzeichnet.

20 Die Bearbeitungsabschnitte einer zentralen Verarbeitungseinheit (CPU) werden unter Überlastungsbedingungen optimal mehreren peripheren Verarbeitungseinheiten (PE) zugeordnet. Jede PE enthält Register zum Speichern der zu erwartenden Länge 25 des Zeitabschnittes zwischen aufeinanderfolgenden Bedienungsperioden, zum Speichern des Anfangszeitpunkts der letzten Bedienungsperiode und zum Speichern der Anfangszeit der gegenwärtigen Bedienungsperiode. Jede PE enthält außerdem eine Vergleichseinrichtung, um die Differenz zwischen der Anfangszeit 30 der letzten und der gegenwärtigen Bedienungsperiode mit dem Wert des erwarteten Intervales zwischen aufeinanderfolgenden Bedienungsperioden vergleichen zu können. Ein Steuerwortgenerator in jeder PE gibt die Anzahl der von der CPU während der gegenwärtigen Bedienungsperiode für die betreffende PE auszuführenden Verarbeitungsschritte an. Die Anzahl 35

der angegebenen Verarbeitungsschritte hat einen ersten Wert, wenn der Vergleicher feststellt, daß die Differenz zwischen den Anfangszeiten kleiner ist als die erwartete Zeit. Die Anzahl der angegebenen Verarbeitungsschritte wird vom Steuer-
5 wortgenerator heruntergesetzt, wenn die Differenz der An-
fangszeiten größer ist als die erwartete Zeit zwischen
aufeinanderfolgenden Bedienungsperioden. Wo die PE's jeweils
eine zugeordnete relative Priorität bei der Bedienung durch
die CPU haben, enthält der Steuerwortgenerator einen Multi-
10 plikator, der den Zahlenwert der Verarbeitungsschritte
mit einem numerischen Wert für die relative Priorität der
betroffenden PE multipliziert. Auf diese Weise werden auch
PE's mit relativ niedriger Priorität bei Überlastung von
der CPU bedient. In einem anderen Ausführungsbeispiel kann
15 das erfundungsgemäße Verfahren auf eine Laststeuerung für
Multiprogrammierung für die Verarbeitung mehrerer Anwendungs-
programme so angewandt werden, daß die Belastung einer CPU
bei Spitzenbelastungszeiten reduziert und doch eine gewisse
Bedienung auch der ausgeführten Anwendungsprogramme mit
20 niedrigster Priorität ermöglicht wird.

Ausführungsbeispiele der Erfindung sind in den beigefügten
Zeichnungen dargestellt und werden anschließend näher be-
schrieben.

25

Es zeigen:

30

Fig. 1 ein Blockdiagramm eines Verbundsystems,
in dem die Erfindung angewandt wird,

Fig. 2 in einem detaillierteren Funktionsblockdia-
gramm das in einer peripheren Verarbeitungs-
einheit enthaltene Gerät zur selbst-adaptiven
Steuerung der Computerlast,

Fig. 3 die sequentielle Ausführung mehrerer Anwendungsprogramme bei Multiprogrammierung und

Fig. 4 5 in einem Ablaufdiagramm ein anderes Ausführungsbeispiel der Erfindung für die Laststeuerung bei Multiprogrammierung zur Ausführung mehrerer Anwendungsprogramme.

In Fig. 1 ist ein Verbundsystem gezeigt, das die zentrale
10 Verarbeitungseinheit (CPU 2) mit einer relativ großen Rechenkapazität und mehrere periphere Verarbeitungseinheiten (PE 4 und 4') mit relativ kleinerer Rechenkapazität enthält. Jede der peripheren Verarbeitungseinheiten ist mit der CPU über einen Übertragungsweg verbunden, der von der Eingabedatensammelleitung 6, der Ausgabedatensammelleitung 8, der TaktSAMMELLEITUNG 10, der SAMMELLEITUNG 12 für die Auswahl von Verarbeitungsschritten und der Leitung 14 für das Fortschalten der Verarbeitungseinheiten gebildet wird. Die PE 4 können zwar relativ einfache Rechenaufgaben unabhängig ausführen,
15 20 sie brauchen aber oft die überlegene Rechenkapazität der CPU 2. Die Betriebsmittel der CPU 2 werden deshalb während sequentiell aufgerufener Bedienungsperioden, die von der CPU 2 gesteuert werden können, unter den PE's aufgeteilt. Während jeder Bedienungsperiode kann die CPU 2 komplexere Verarbeitungsschritte für die gewählte PE 4 ausführen, die über deren eigene Fähigkeiten hinausgehen.

Fig. 2 zeigt in einem genaueren Funktionsblockdiagramm die selbst-adaptive Computerlast-Steuerung, die in jeder PE 4
30 enthalten ist. Jede PE 4 enthält einen Speicher 36 zum Speichern der Länge eines erwarteten Zeitabstandes zwischen aufeinanderfolgenden Bedienungsperioden für die betreffende PE 4. Außerdem enthält jede PE 4 einen Speicher 20 zum Speichern der Anfangszeit der letzten Bedienungsperiode für
35 die betreffende PE. Jede PE enthält weiter einen Speicher 22 zum Speichern der Anfangszeit der gegenwärtigen Bedienungsperiode für die betreffende PE.

Die drei Speicher 36, 22 und 20 sind mit einem Vergleicher 34 verbunden, um die Zeitdifferenz zwischen dem Anfang der gegenwärtigen Bedienungsperiode und dem Anfang der letzten Bedienungsperiode mit dem Wert des erwarteten Zeitinter-

- 5 valles zwischen aufeinanderfolgenden Bedienungsperioden zu vergleichen. Jede PE enthält außerdem einen Steuerwortgenerator 24, der mit dem Vergleicher 34 verbunden ist, um die Anzahl der von der CPU 2 während der gegenwärtigen Bedienungsperiode für die betreffende PE auszuführenden Verarbeitungsschritte anzugeben. Die Anzahl der vom Steuerwortgenerator angegebenen Verarbeitungsschritte hat eine erste Größe, wenn der Vergleicher 34 feststellt, daß die Differenz in den Anfangszeiten kleiner ist als die erwartete Zeit, und der Steuerwortgenerator gibt eine kleinere Anzahl von Verarbeitungsschritten an, wenn der Vergleicher 34 feststellt, daß die Differenz der Anfangszeiten größer ist als die erwartete Zeit für die betreffende PE. Während der Verarbeitungsüberlastung der CPU können also die verschiedenen PE's das Ausmaß der von ihnen von der CPU benötigten Bedienung so regeln,
- 10 20 daß der Effekt der Überlastung auf die verschiedenen PE's verteilt wird. Wenn jeder PE 4 eine relative Priorität in der Bedienung durch die CPU zugeordnet ist, kann in die selbst-adaptive Computerlaststeuerung gemäß Fig. 2 ein Multiplizierer 35 eingebaut werden, um die Anzahl der Verarbeitungsschritte mit einem numerischen Wert für die relative Priorität der betreffenden PE zu multiplizieren. Auf diese Weise werden auch PE's mit relativ niedrigerer Priorität während der Überlastung von der CPU bedient.
- 15 25 30 35 Anschließend werden die verschiedenen Elemente der selbst-adaptiven Steuerung in Fig. 2 näher beschrieben. Gemäß Darstellung in Fig. 1, ist jede PE 4 mit fünf Anschlüssen der CPU 2 verbunden, nämlich mit der Eingabedatensammelleitung 6 (IDB), der Ausgabedatensammelleitung 8 (ODB), der Takt-sammelleitung 10 (CP), der Einheitenauswahlsammelleitung 12

(ESB) und der Einheitenfortschaltung 14 (SA). Die IDB 6 dient der Informationsübertragung von der CPU 2 an die PE's 4, und zwar zu jeweils nur der PE 4, die gegenwärtig über die ESB 12 gewählt ist. Die ODB 8 hat die umgekehrte Funktion

5 wie die IDB 6. Die CP 10 sorgt für die Taktierung der Bedienungszugriffsteuerung in der PE 4, die gegenwärtig durch die CPU 2 gewählt ist. Über die SA 14 zeigt die gegenwärtig gewählte PE 4 der CPU 2 an, daß ihre Forderung nach Bedienung von der CPU 2 befriedigt ist und somit die CPU 2 eine

10 andere PE 4 wählen und dieser ihren Dienst anbieten kann. Die IDB 6 und ODB 8 können als zur PE 4 führende Wege für die zu verarbeitenden Daten bzw. als von der PE 4 wegführende Wege für die verarbeiteten Daten angesehen werden.

15 Nach Darstellung in Fig. 2 besteht die PE 4 aus den folgenden Hauptteilen: Adressauswahldecodierer 16, Bedienungszugriffsschrittschalter 18, Zeitregister 20 und 22, Steuerspeicher 24 und Prozessor 26. Der Prozessor 26 ist derjenige Teil der PE 4, der die Funktion der PE durchführt. Die anderen Teile

20 bilden die Bedienungszugriffsteuerung für die PE 4.

Die PE 4 arbeitet wie folgt: Wenn der Prozessor 26 bedient werden will, gibt er ein Signal über die Bedienungsanforderungsleitung 28 an das Eingangstor 30 der ESB 12, das mit

25 dem Adressauswahldecodierer 16 verbunden ist. Somit kann der Adressauswahldecodierer die Adresse dieser PE 4 erkennen, wenn sie auf der ESB 12 erscheint. Zu diesem Zeitpunkt schaltet der Bedienungszugriffschalter 18 die Einrichtung für den Bedienungszugriff durch die Schrittfolge vor, mit der fest-

30 gestellt wird, wieviele Grundaufgaben die CPU 2 für die PE 4 zu dieser Einschaltzeit ausführen muß. Die Hauptoperations-schritte sind: Empfang der gewählten Adresse (gerade beschrieben), Errechnung der Zeitdifferenz, Errechnung des Aufgabensteuerwortes (TASK-Steuerwort) und Ausführung der Aufgaben

35 (TASK's). Die Zeitdifferenz wird mit den Zeitregistern 20

und 22 errechnet. Das Register 20 enthält den Wert für die letzte Einschaltzeit (t_1), und das Register 22 enthält die gegenwärtige Taktzeit (t_n). Das Register 22 wird von der CB 10 beim ersten Schritt der Zugriffssteuerung geladen.

- 5 Die Differenz zwischen den Werten in den Registern 20 und 22 wird in der arithmetischen und logischen Einheit 32 (ALU) errechnet und dann im Vergleicher 34 mit dem festen Zeitschwellwert verglichen, der im Schwellwertregister 36 (T_1) gespeichert ist; das Ergebnis ist eine Adresse (Index I) 10 des Steuerspeichers 24. Der Steuerspeicher 24 enthält die Höchstzahl von Grundaufgaben (oder einen entsprechenden Zahlen-Wert), die von der CPU 2 bei der Anforderung des Prozessors 26 der gegenwärtig gewählten PE 4 zum augenblicklichen Einschaltzeitpunkt und ausschließlich für ihn ausgeführt werden können. Dieser Wert ist das Aufgabensteuerwort, 15 das auf die Leitung 38 ausgeben wird.

Der Index für den Steuerspeicher 24 wird wie folgt errechnet:

$$20 \quad t_n - t_1 = \Delta t \text{ (immer } > 0) \quad (1)$$
$$\Delta t - T_1 = I \text{ (}, >, \text{ oder, } < \text{ oder } = 0\text{)}$$

Wenn $I < 0$, entspricht das adressierte Aufgabensteuerwort dem kürzesten Verarbeitungsabschnitt der CPU 2. Für andere 25 Werte von $I (> 0)$ entspricht das Aufgabensteuerwort immer längeren Verarbeitungsabschnitten. Die Werte der Aufgabensteuerwörter sind vorgegeben und entsprechen der relativen Priorität einer bestimmten von der CPU 2 bedienten PE 4. Eine PE mit hoher Priorität hat also ein Aufgabensteuerwort, 30 das für diese PE bei einem gegebenen Wert I einen größeren Arbeitsaufwand durch die CPU 2 angibt, als für eine PE mit niedrigerer Priorität.

Nach Errechnung und Weiterleitung des Aufgabensteuerwortes an den Prozessor 26 der PE 4 wird der Bedienungszugriffs-schrittschalter 18 zur Ausführung der Aufgaben nach Position 40 fortgeschaltet. Zu dieser Zeit wird das Register 22, 5 das die gegenwärtige Taktzeit enthält, gelöscht und das Register 20 für die letzte Einschaltzeit mit dem Zeitwert von CP 10 geladen. Außerdem beginnt der Prozessor 26 mit der Datenübertragung über die ODB 8 an die CPU 2, um seine Aufgaben für diese Einschaltzeit auszuführen. Die erste Operation, die 10 der Prozessor 26 ausführt, besteht in der Übersetzung des Wertes des Aufgabensteuerwortes in die Höchstzahl von elementaren Aufgaben N_m , die die CPU 2 zu dieser Einschaltzeit für ihn ausführen soll. Dann vergleicht der Prozessor diesen Wert mit der Zahl N_E , die er ausführen will. Wenn $N_m < N_E$, 15 lässt der Prozessor 26 die CPU 2 N_m Aufgaben ausführen. Wenn $N_m > N_E$, führt die CPU 2 N_E Aufgaben durch. Wenn die Bedienung durch die CPU 2 fertig ist, schaltet der Prozessor 26 das Signal auf der Bedienungsanforderungsleitung 28 ab, wodurch die Bedienungszugriffsschrittschaltung 18 zurückge- 20 stellt und Leitung SA 14 aktiviert wird. Die CPU 2 erkennt das als eine Anzeige dafür, daß sie die gesamte Bedienung für die PE 4 zu dieser Einschaltzeit beendet hat.

In einem zweiten Ausführungsbeispiel der Erfindung kann das 25 Konzept der selbst-adaptiven Computerlaststeuerung auf die Laststeuerung bei Multiprogrammierung angewandt werden (bei der mehrere Anwendungsprogramme verarbeitet werden), um so die Belastung einer CPU in Spitzenbetriebszeiten zu reduzieren, und doch die in Ausführung begriffenen Anwendungspro- 30 grammie zu bedienen. Das Schlüsselement dieses zweiten Ausführungsbeispiels der Erfindung besteht darin, daß die einzelnen Anwendungsprogramme den Belastungsgrad der CPU abfühlen können. Wenn sich diese Belastung größer als die höchste gewünschte Belastung ergibt, können die Anwendungsprogramme

ihre Bedienungsanforderungen an die CPU reduzieren. Diese auf jedes Anwendungsprogramm verteilte Laststeuerung führt insgesamt dazu, daß die Gesamtverarbeitungslast der CPU adaptiv gesteuert wird.

5

Der Prozeß der Multiprogrammierung ist in dem Diagramm in Fig. 3 dargestellt, wo mehrere Anwendungsprogramme 'n' in einer CPU dadurch auszuführen sind, daß jedes Anwendungsprogramm sequentiell aufgerufen wird und entweder eine vorgegebene Anzahl von Grundschritten im Anwendungsprogramm ausführt oder so viele Grundschritte, wie innerhalb einer vorgegebenen Einschaltperiode möglich sind. Nachdem die vorgewählte Anzahl von Schritten ausgeführt wurde, oder die vorgewählte Zeit abgelaufen ist, wird von der CPU das nächste Anwendungsprogramm 10 in der Reihe aufgerufen. Dieser Vorgang läuft weiter, bis alle Anwendungsprogramme aufgerufen wurden; danach wiederholt sich der Aufrufzyklus, indem das erste Anwendungsprogramm 15 erneut aufgerufen wird und die Ausführung der Elementarschritte an dem Punkt fortgeführt wird, wo die Ausführung während des letzten Aufrufzyklus beendet wurde. Die Zeitspanne zwischen aufeinanderfolgenden Aufrufen der Grundschritte in einem bestimmten Anwendungsprogramm nennt man Aufrufzyklus; der Zeitpunkt, zu dem die Ausführung der Grundschritte in einem bestimmten Anwendungsprogramm beginnt, heißt Einschaltzeit. 20 Die Zeitspanne, in der die Grundschritte eines bestimmten aufgerufenen Anwendungsprogrammes ausgeführt werden, nennt man Einschaltperiode. 25

Im zweiten Ausführungsbeispiel der Erfindung kann ein bestimmtes Anwendungsprogramm innerhalb eines Multiprogrammier- 30 Systems eine Spitzenbelastung oder Überlastung der CPU erkennen und die eigene Anforderung an die CPU zeitweise reduzieren. Dadurch wird die Gesamtbelastung der CPU reduziert, während diese weiterhin alle Anwendungsprogramme, wenn auch 35 evtl. nicht im früheren Ausmaß, bedienen kann. Das einzelne

Anwendungsprogramm erkennt eine bevorstehende Spitzenbelastung für das System als ganzes aufgrund der Differenz zwischen den geplanten und den tatsächlichen Ausführungszeiten in einem Aufrufzyklus und reduziert dann seine Anforderungen an die

- 5 CPU, wenn diese Zeitdifferenz einen bestimmten Schwellenwert überschreitet. Diese Lösung gilt für ein Anwendungsprogramm in einer Multiprogrammier-Konfiguration, die entweder als Folge verschiedener Aufgabentypen (Tasks) aufgebaut ist, die auf eine Datei angewandt werden, oder aus einem Aufgabentyp
- 10 (Task), der auf mehrere Datensätze angewandt wird, oder aus einer Kombination dieser beiden Konfiguration. Bei dieser Lösung der Laststeuerung einer CPU braucht die Logik oder der Einschaltplan (Scheduling) für Anwendungsprogramme innerhalb des Überwachungsprogrammes nicht geändert zu werden; die einzelnen Anwendungsprogramme stellen nämlich selbst fest, daß der Belastungspegel der CPU größer ist als gewünscht und reduzieren dann ihre Anforderung an die CPU.
- 15

Im zweiten Ausführungsbeispiel der Erfindung kann die Belastung einer CPU, die mehrere Anwendungsprogramme mit Multiprogrammierung verarbeitet, bei Spitzenbelastung dadurch reduziert werden, daß eines oder mehrere Anwendungsprogramme unabhängig zeitweise ihren Bedarf an Zuordnung von CPU-Verarbeitungszeit reduzieren. Für jedes einzelne Anwendungsprogramm ist die

- 20 Zeitüberschreitung in der geplanten Anrufzyklusdauer, in der es auf die Zuteilung einer CPU-Zeit unter Steuerung des Überwachungsprogrammes warten mußte, ein Anzeiger für die Belastung der CPU. Das geschieht ohne Kenntnis des Überwachungsprogrammes in der CPU, und ohne Neukonfiguration
- 25 dieses Überwachungsprogrammes.
- 30

Der wichtige Aspekt dieses Ausführungsbeispiels der Erfindung liegt darin, daß sie ein effektiveres Mittel zur Änderung der Programmaufrufe (Scheduling) ist, als eine Modifikation eines Überwachungsprogrammes zu diesem Zweck; der Aufwand für Unterbrechungen des Überwachungsprogramms, der in

einem üblichen System erforderlich ist, trägt nämlich bei der Konstruktion der vorliegenden Erfindung nicht zur Gesamtbelastung der CPU bei.

- 5 Das zweite Ausführungsbeispiel kann im Zusammenhang mit Fig. 3 beschrieben werden, in der die Reihenfolge der Operations- schritte im System dargestellt ist. Im gesamten Aufrufzyklus sollen 'n'-Anwendungsprogramme liegen. Jedes Anwendungspro- gramm, z. B. das 1-te Anwendungsprogramm, besteht aus bis zu
- 10 'm'-Grundschritten. Bei fehlender Überlastung werden alle Grundschritte ausgeführt, bis einschließlich zum m-ten Grundschritt, beginnend mit dem Nachfolger des letzten, beim vorhergehenden Gesamtaufrufzyklus ausgeführten Elementes. Wenn also das in einem bestimmten Anwendungsprogramm zuletzt
- 15 ausgeführte Element die Nummer 's' hatte, dann werden in der neuen Einschaltperiode des Anwendungsprogrammes die Elemente mit den Nummern $(s+1)$ Modulo 'm' bis Nummer 'm' ausgeführt. Bei Überlastung jedoch, werden nach der hier beschriebenen Erfindung nicht alle Elemente für das jeweilige Anwendungs-
- 20 programm zur Ausführung vorgesehen. Die vorgesehene Zahl kann entweder einen festen Wert haben oder vom Grad der Verspätung des Einschaltzeitpunkts des Anwendungsprogrammes bezogen auf den erwarteten Einschaltmoment abhängig sein. Der Vor- teil des hier gezeigten Systems gegenüber herkömmlichen
- 25 Systemen liegt somit darin, daß jedes der 'n'-Anwendungspro- gramme wenigstens einige Grundschritte im Laufe eines Gesamt- aufrufzyklus ausführen kann, wogegen ohne dieses System während eines oder mehrerer Gesamtaufrufzyklen einige Anwen- dungsprogramme vollständig ausgeführt würden und in anderen
- 30 kein Element ausgeführt würde.

Fig. 3 zeigt, daß mit der hier dargestellten Erfindung verschiedene mögliche Untermengen von Elementen eines gegebe- nen Anwendungsprogrammes mit der Nummer '1' während eines

- 35 Gesamt-Aufrufzyklus ausgeführt werden können. In einem Fall würden nur $(m-2)$ Elemente ausgeführt; in einem anderen die Elemente mit den Nummern 2 bis $(m-1)$, da das Element mit

d r Nummer '1' bereits im vorhergehenden Gesamtaufrufzyklus ausgeführt wurde.

Jedes Element kann eine besondere Unterroutine sein, und

5 jedes der Elemente, z. B. 'm' in dem 1-ten Anwendungsprogramm, wird der Reihe nach auf dieselbe Datei angewendet. Andererseits kann jedes Element eine logische Darstellung derselben Unterroutine sein, die auf 'm' verschiedene Dateien angewendet wird. Ein Beispiel dafür wäre ein Anwendungsprogramm

10 '1', worin eine Implementierung eines digitalen Filters angewendet wird auf 'm' verschiedene Datenkanäle.

Fig. 4 zeigt den Operationsablauf irgendeines Anwendungsprogrammes, z. B. des 1ten Programmes im Multiprogrammier-Betrieb unter selbst-adaptiver Laststeuerung im zweiten Ausführungsbeispiel der Erfindung. Zu jedem der 'n'-Anwendungsprogramme, z. B. dem 1-ten, gehören drei Register, eines für das zuletzt verarbeitete, vorhergehende Element (LPEP), eines für die letzte Einschaltzeit (LET) und eines zum Zählen der Elemente (EC). In der CPU steht für jedes Anwendungsprogramm ein Register "laufende Zeit" (PT) zur Verfügung. Das LPEP-Register enthält die Identität des Elementes des Anwendungsprogrammes Nummer '1', das bei der vorhergehenden Einschaltung des Anwendungsprogrammes zuletzt verarbeitet wurde. Wenn im Falle des Anwendungsprogrammes Nummer '1' das zuletzt verarbeitete Element 'm' war, würde das bedeuten, daß während der gegenwärtigen Einschaltperiode das erste zu verarbeitende Element das Element '1' ist. Das LET-Register enthält den Zeitpunkt, zu dem das Anwendungsprogramm '1' zuletzt eingeschaltet wurde. Das EC-Register enthält die Anzahl der Elemente, die während der gegenwärtigen Einschaltperiode für die Verarbeitung vorgesehen sind.

Nach Darstellung in Fig. 4 sind 'r' Elemente ($r < m$) während dieser Einschaltperiode zu verarbeiten, wenn $(t_n - t_1) > T_1$ ist, wobei T_1 den Schwellenwert für das Anwendungsprogramm mit der Nummer '1' darstellt. Die Anzahl der zur Verarbeitung vorgesehenen tatsächlichen Elemente kann nach Darstellung in Fig. 4 kleiner sein als der Wert 'r', abhängig von der Identität des letzten in der letzten Einschaltperiode verarbeiteten Elementes. Das Arbeitsprinzip besteht darin, daß nur eine Anzahl $n < r$ von Elementen für das Programm mit der Nummer '1' während dieser Einschaltperiode so zur Verarbeitung vorgesehen wird, daß das letzte verarbeitete Element die Nummer 'm' trägt, wenn sonst die Ausführung von 'r'-Elementen die Verarbeitungsfolge über das Element 'm' hinausbringen würde ('m' ist das letzte Element für das Anwendungsprogramm mit der Nummer '1'). Im anderen Fall wird der volle Bereich von 'r'-Elementen ausgeführt, selbst wenn dadurch einige der ersten Elemente in der nächsten Gruppe für dieses Anwendungsprogramm ausgeführt werden.

Ein wichtiger Aspekt dieses zweiten Ausführungsbeispiels der Erfindung besteht darin, daß die selbst-adaptives Lastzuteilung für die CPU bei Multiprogrammierung in unterschiedlichem Maß auf die verschiedenen Anwendungsprogramme, entsprechend ihrer unterschiedlichen Ausführungsriorität angewendet werden kann, indem man die Werte für 'r' und 'T' für jedes Anwendungsprogramm entsprechend einstellt. Anwendungsprogramme mit höherer Priorität können grundsätzlich höhere Werte für T_1 und r haben als Anwendungsprogramme mit niedrigerer Priorität, so daß sie ihren Bedarf an Zuordnung von CPU-Zeit und die Anzahl ihrer für die Verarbeitung durch die CPU zu planenden Elemente nicht auf das Maß von Programmen mit niedrigerer Priorität reduzieren, wenn die CPU nicht überlastet ist.

Als weitere Variante kann die in Fig. 4 dargestellte Anzahl von Elementen des Anwendungsprogrammes mit der Nummer '1', die während eines gegebenen Verarbeitungszyklus ausgeführt werden sollen, als Funktion der Belastung der CPU während

5 mehrerer Gesamtaufrufzyklen ausgewählt werden und nicht nur während eines Zyklus, wie es in Fig. 4 dargestellt ist. Eine Variante wäre die Errechnung von $(t_n - t_1)$, die Bildung eines Mittelwertes mit Werten $(t_n - t_1)$ aus einem oder mehreren vorhergehenden Zyklen und anschließend die Festlegung eines

10 Schwellenwertes für diesen Mittelwert. Eine weitere komplexere Variante wäre die Bildung des Durchschnittswertes $(t_n - t_1)$, wie er gerade beschrieben wurde, und die Gewichtung dieses Wertes mit der Anzahl von Elementen des Anwendungsprogrammes mit der Nummer 1, die während der vorhergehenden Einschalt-

15 periode verarbeitet wurden. In beiden Fällen kann die Anzahl 'r' von Elementen, die für die Verarbeitung während der gegenwärtigen Einschaltperiode für das Anwendungsprogramm mit der Nummer '1' vorzusehen sind, eine Funktion des Wertes $(t_n - t_1)$ oder der gewichteten Summe dieser Faktoren sein.

20 Das hier gezeigte Gerät und Verfahren zur adaptiven Laststeuerung in einem Rechnerverbundsystem ermöglicht die Reduzierung des Gesamtverarbeitungsbedarfs auf einer CPU, sowohl in einem Verbundsystem als auch bei Multiprogrammierung.

25 Auf diese Weise können Verarbeitungseinheiten oder Anwendungsprogramme mit relativ niedriger Priorität bei Spitzenbelastungen nicht eingefroren werden, bei denen Programme oder Verarbeitungseinheiten mit höherer Priorität sonst die CPU für sich alleine beanspruchen würden.

P A T E N T A N S P R Ü C H E

1. Verfahren zur selbst-adaptiven Steuerung der Arbeitslast einer Datenverarbeitungsanlage mit mehreren, in zyklischer Sequenz aufgerufenen und bearbeiteten Prozessen, die jeweils aus mehreren Einzelschritten bestehen, dadurch gekennzeichnet,
daß für jeden Prozeß die Zeitspanne (Δt) zwischen zwei aufeinanderfolgenden Aufrufen gemessen und mit einer Erwartungszeit (Schwellwert T_1) verglichen wird und daß in Abhängigkeit vom Vergleichsergebnis die Anzahl der bei jedem Prozeßaufruf durchzuführenden Einzelschritte festgelegt wird.
- 15 2. Verfahren nach Anspruch 1,
dadurch gekennzeichnet,
daß der Vergleich der Aufrufzeitspannen (Δt) und die Bestimmung der Zahl der Einzelschritte von jedem Prozeß selbst durchgeführt wird.
- 20 3. Verfahren nach Anspruch 1 oder 2,
dadurch gekennzeichnet,
daß ein Mittelwert mehrerer Zeitspannen zwischen verschiedenen Aufrufen gebildet und mit einem Schwellwert verglichen wird, um die Anzahl der durchzuführenden Einzelschritte zu bestimmen.
- 25 4. Verfahren nach einem der Ansprüche 1 bis 3,
dadurch gekennzeichnet,
daß abhängig von der Priorität jedes Prozesses der Schwellwert (T_1) und/oder die Anzahl der durchzuführenden Einzelschritte einstellbar sind.

5. Verfahren nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß die Prozesse Programme in einem Multiprogrammiersystem darstellen und daß in jedem Programm ein Register für die letzte Einschaltzeit (LET) sowie ein Register für die laufende Zeit (PT) vorgesehen ist, deren Differenz mit einem Schwellwert (T_1) für den Aufruf von Anwendungsprogrammen verglichen wird.
- 10 6. Verfahren nach Anspruch 5, dadurch gekennzeichnet, daß jedes Anwendungsprogramm eine bestimmte Anzahl (z. B. m) Einzelschritte (Elemente) aufweist und daß bei jedem Programmaufruf nur so viele Einzelschritte durchgeführt werden, daß höchstens der letzte Einzelschritt dieses Programmes erreicht wird.
- 15 7. Einrichtung zur Durchführung des Verfahrens nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß in einem Verbundsystem aus einer zentralen Verarbeitungseinheit (CPU 2) und mehreren, damit verbundenen Verarbeitungseinheiten (PE 4) jede Verarbeitungseinheit in zyklischer Reihenfolge Betriebsmittel der zentralen Verarbeitungseinheit anfordern kann und daß in jeder Verarbeitungseinheit Zeitregister (20, 22, Fig. 2) zur Bestimmung der Zeitspanne zwischen zwei Aufrufen der Verarbeitungseinheit vorgesehen sind, deren Differenz mit einem Schwellwert (in Register 36) durch eine Vergleichseinrichtung (34) verglichen wird und daß abhängig vom Ergebnis des Vergleichs ein Steuerwortspeicher (24) angesteuert wird, um die Anzahl der (im Aufgabenwort) anzufordernden Einzelschritte der CPU zu bestimmen.

8. Einrichtung nach Anspruch 7,
dadurch gekennzeichnet,
daß abhängig von der Priorität des Verarbeitungselements
die aus dem Steuerspeicher (24) ausgelesene Zahl der
5 Einzelschritte in einer Multipliziereinrichtung (35)
mit einer konstanten Zahl multipliziert wird.
9. Einrichtung nach Anspruch 7 oder 8,
dadurch gekennzeichnet,
10. daß der Aufruf der Verarbeitungseinheiten (PE) durch
die zentrale Verarbeitungseinheit (CPU) erfolgt.

0010570

1/3

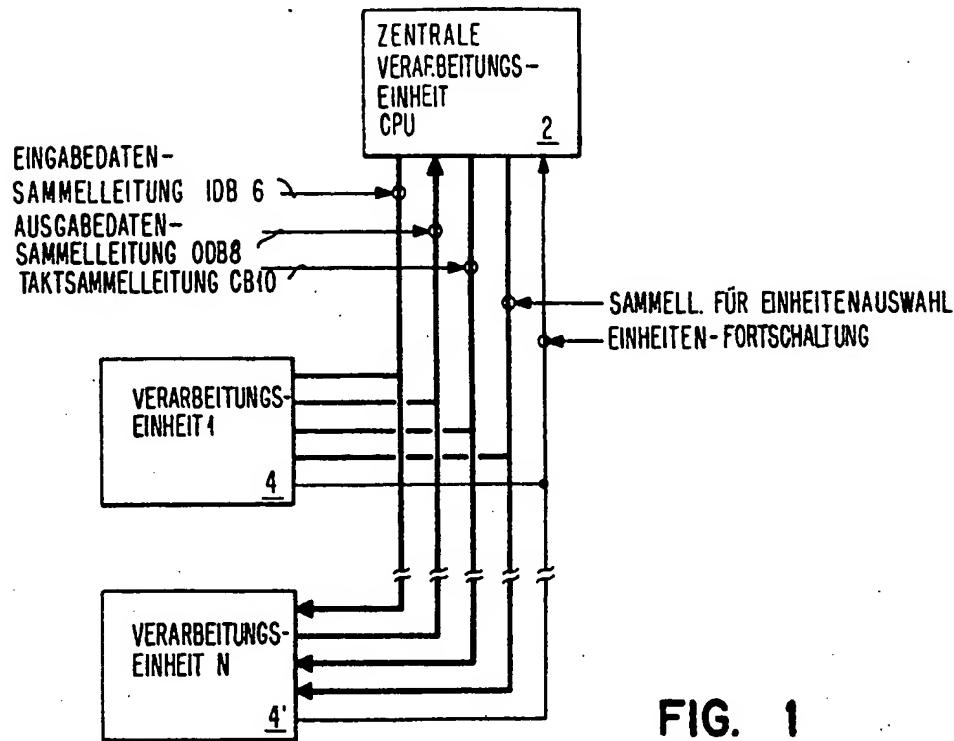


FIG. 1

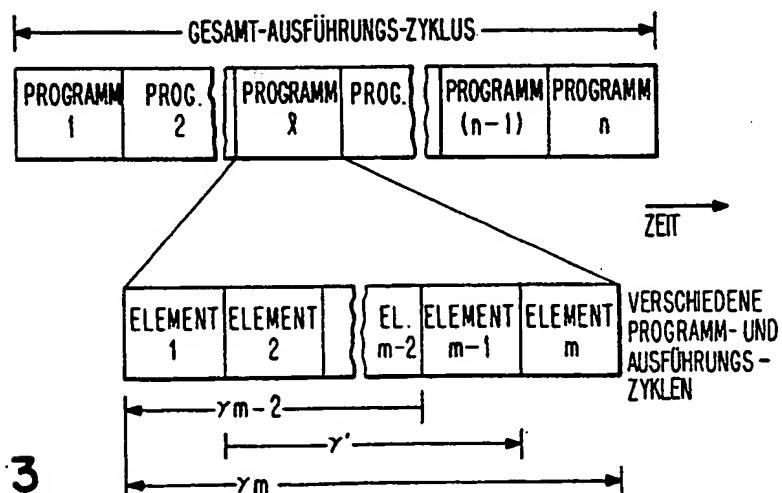


FIG. 3

0010570

2/3

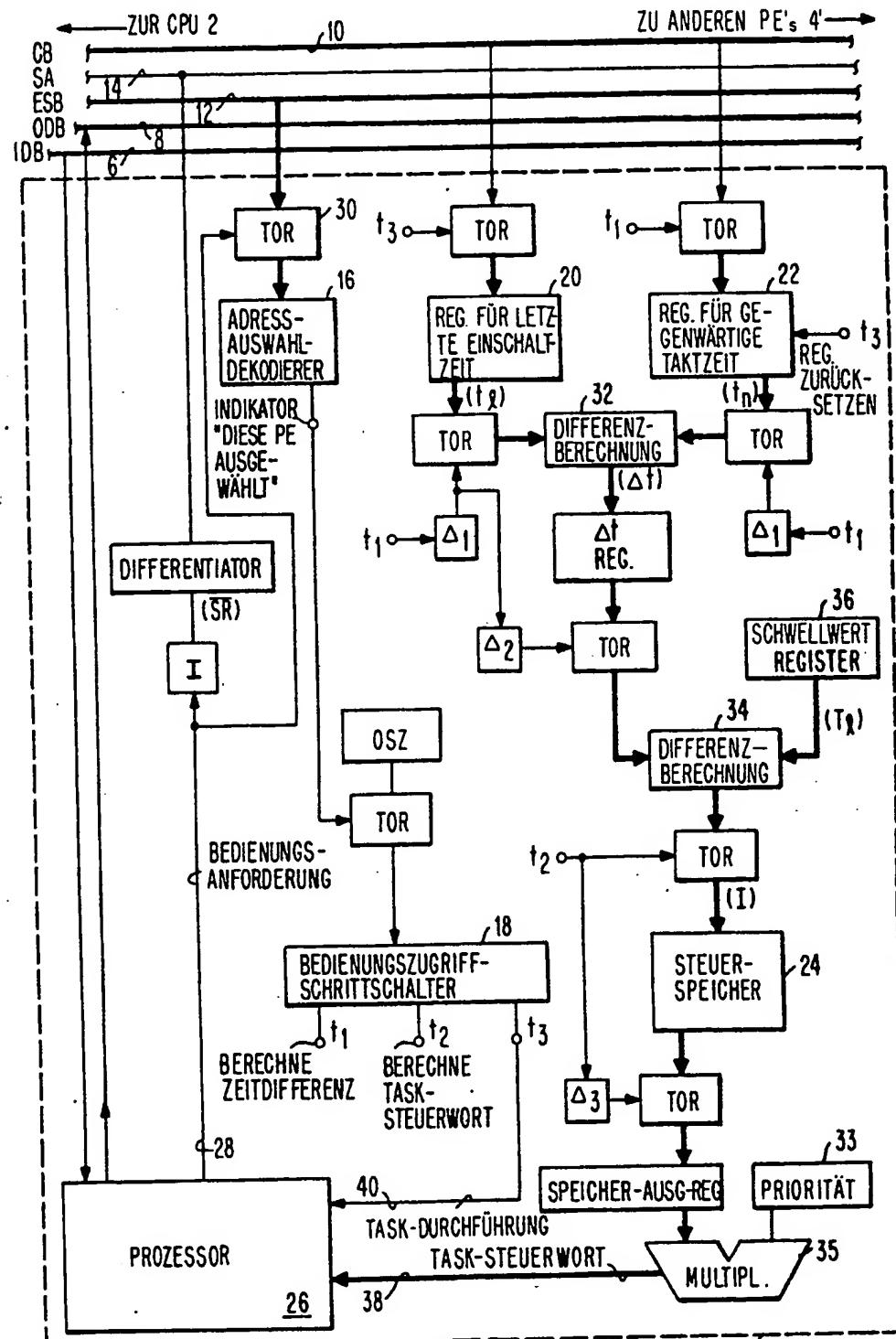


FIG. 2

4-

0010570

3/3

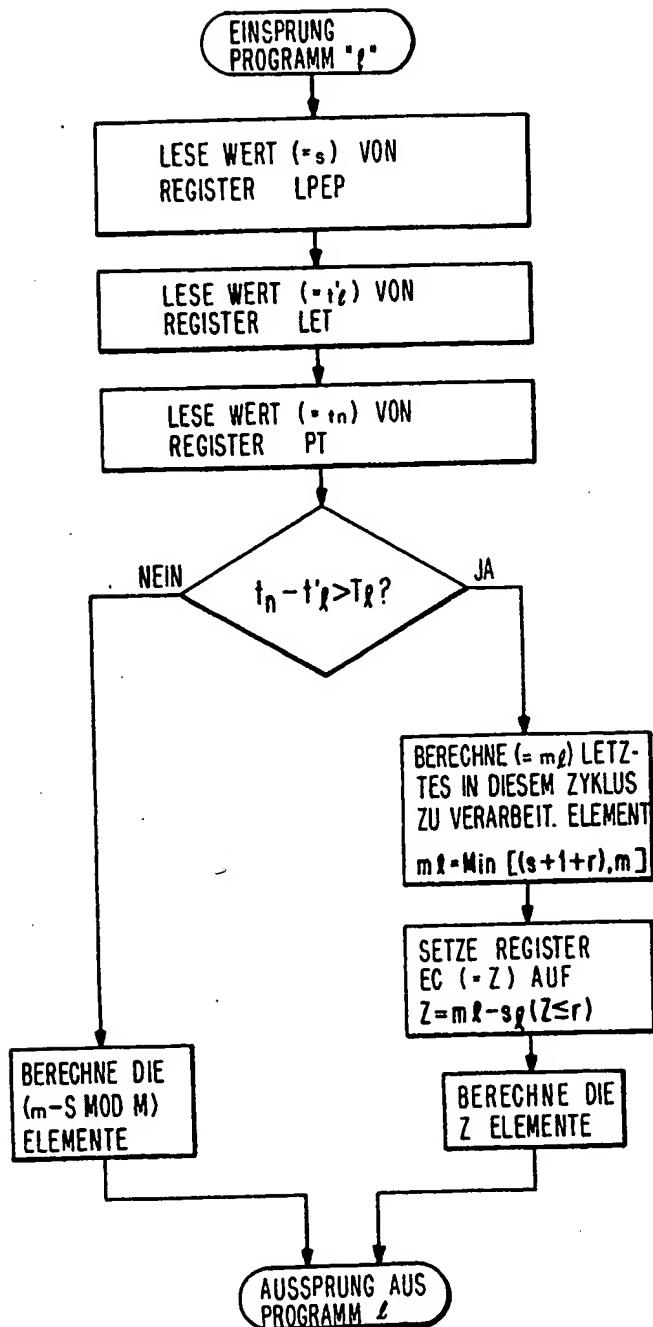


FIG. 4



EINSCHLÄGIGE DOKUMENTE			KLASSIFIKATION DER ANMELDUNG (Int. Cl.)
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	betrifft Anspruch	
A	<p><u>DE - A1 - 2 448 212</u> (TEXAS INSTR.) + Seite 1, Zeilen 1-6; Seite 27; Anspruch 1 + --</p>		<p>G 06 F 3/04 G 06 F 15/16</p>
A	<p><u>US - A - 3 553 656</u> (GENERAL ELECTRIC) + Spalte 1, Zusammenfassung, Zeilen 20-40; Spalte 13, Anspruch 1 + --</p>		
A	<p><u>US - A - 3 996 561</u> (HONEYWELL INF. SYST.) + Zusammenfassung; Spalte 1, Zeile 52 - Spalte 2, Zeile 7; Spalten 10-11, Anspruch 1 + --</p>		<p>RECHERCHIERTE SACHGEBiete (Int. Cl.)</p> <p>G 06 F 3/00 G 06 F 15/00</p>
A	<p><u>US - A - 4 161 779</u> (BURROUGHS CORPORATION) + Zusammenfassung; Spalten 8-9; Anspruch 1 + ----</p>		
			<p>KATEGORIE DER GENANNTEN DOKUMENTE</p> <p>X: von besonderer Bedeutung A: technologischer Hintergrund O: nichtschriftliche Offenbarung P: Zwischenliteratur T: der Erfindung zugrunde liegende Theorien oder Grundsätze E: kollidierende Anmeldung D: in der Anmeldung angeführtes Dokument L: aus andern Gründen angeführtes Dokument &: Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument</p>
X	<p>Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt.</p>		
Recherchenort	Abschlußdatum der Recherche	Prüfer	
WIEN	26-02-1981	ERBER	